

INK JET RECORDING HEAD AND RECORDER

Publication number: JP2000127400

Publication date: 2000-05-09

Inventor: TAKIZAWA MASAHIRO

Applicant: CANON KK

Classification:

- international: **B41J2/05; B41J2/05;** (IPC1-7): B41J2/05

- European:

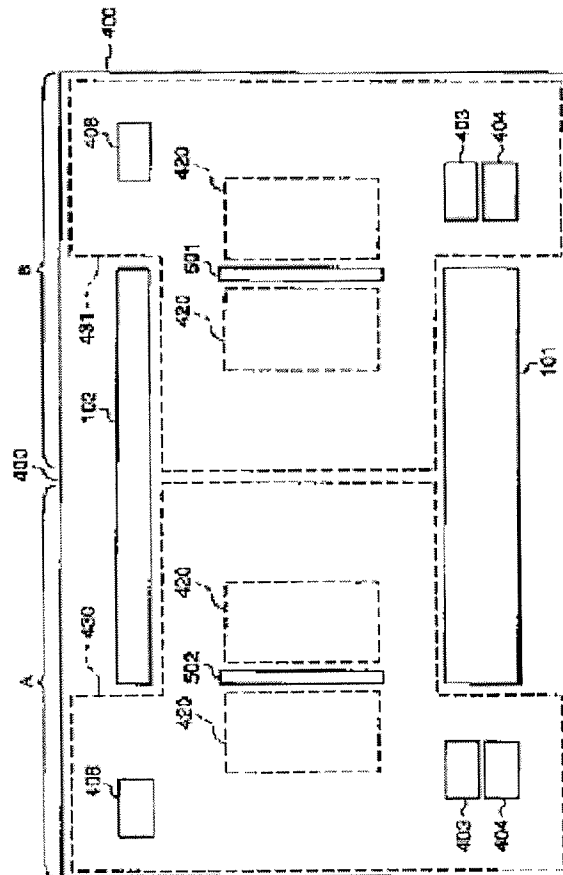
Application number: JP19990232639 19990819

Priority number(s): JP19990232639 19990819; JP19980233214 19980819

Report a data error here

Abstract of JP2000127400

PROBLEM TO BE SOLVED: To obtain a highly reliable head having small substrate size at low cost by providing a signal drive circuit for driving an ink ejection heater arbitrarily and selectively at a corner part of a substrate and a signal processing circuit independent therefrom thereby eliminating ineffective area. **SOLUTION:** Ink supply holes 501, 502 are made through a semiconductor substrate 400 mounting ink ejection heaters and units 430, 431 each having a circuit required for ejecting one kind of ink are disposed on the opposite sides of the supply holes 501, 502 along with a heater peripheral circuit block 420. The units 430, 431 are arranged at a corner part of the substrate 400 such that any other signal processing circuit than a heater selection circuit unit is not present between the end part of the substrate 400 and the units 430, 431. Heater selection circuits 101, 102 are two kinds of signal processing unit other than the units 430, 431 for selecting an arbitrary heater and one functional unit is implemented by one arranging unit.



Data supplied from the **esp@cenet** database - Worldwide

1/5/1

DIALOG(R)File 351: Derwent WPI

(c) 2007 The Thomson Corporation. All rights reserved.

0010074722 *Drawing available*

WPI Acc no: 2000-381028/200033

XRPX Acc No: N2000-286409

Recording head for inkjet recording printer, has signal processing circuit to perform selection driving of ink heater arbitrarily

Patent Assignee: CANON KK (CANO); TAKIZAWA M (TAKI-I)

Inventor: TAKIZAWA M

Patent Family (5 patents, 2 countries)

Patent Number	Kind	Date	Application Number	Kind	Date	Update	Type
JP 2000127400	A	20000509	JP 1999232639	A	19990819	200033	B
US 6331048	B1	20011218	US 1999376281	A	19990818	200205	E
US 20020024562	A1	20020228	US 1999376281	A	19990818	200220	E
			US 2001984097	A	20011029		
US 6499834	B2	20021231	US 1999376281	A	19990818	200305	E
			US 2001984097	A	20011029		
JP 3517612	B2	20040412	JP 1999232639	A	19990819	200425	E

Priority Applications (no., kind, date): JP 1998233214 A 19980819

Patent Details

Patent Number	Kind	Lan	Pgs	Draw	Filing Notes	
JP 2000127400	A	JA	15	11		
US 20020024562	A1	EN			Division of application	US 1999376281
US 6499834	B2	EN			Division of application	US 1999376281
					Division of patent	US 6331048
JP 3517612	B2	JA	14		Previously issued patent	JP 2000127400

Alerting Abstract JP A

NOVELTY - A signal processing circuit (101) distributed at one corner of a substrate performs selection driving of ink heater arbitrarily in non-division manner. Another signal processing circuit does not perform arbitrary heater selection in division manner.

USE - For inkjet recording device e.g. printer.

ADVANTAGE - Eliminates the necessity of distributing signal processing circuits which does not perform selection of heater. Size of chip is reduced by decreasing invalid area thereby cost of head is reduced.

DESCRIPTION OF DRAWINGS - The figure shows entire circuit block of inkjet recording device.

101 Signal processing circuit

Title Terms /Index Terms/Additional Words: RECORD; HEAD; PRINT; SIGNAL; PROCESS; CIRCUIT; PERFORMANCE; SELECT; DRIVE; INK; HEATER; ARBITRARY

Class Codes

International Patent Classification								
IPC	Class Level	Scope	Position	Status	Version Date			
B41J-0002/05	A	I	F	R	20060101			
B41J-0002/05	A	I		R	20060101			
B41J-0002/05	C	I	F	R	20060101			
B41J-0002/05	C	I		R	20060101			

US Classification, Issued: 347057000, 347057000, 347059000, 347057000, 347059000

File Segment: EngPI; EPI;

DWPI Class: T04; P75

Manual Codes (EPI/S-X): T04-G02A

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2000-127400

(P2000-127400A)

(43) 公開日 平成12年5月9日(2000.5.9)

(51) Int.Cl.⁷

B 4 1 J 2/05

識別記号

F I

B 4 1 J 3/04

テーマコード* (参考)

1 0 3 B

審査請求 未請求 請求項の数13 O L (全 15 頁)

(21) 出願番号 特願平11-232639

(22) 出願日 平成11年8月19日(1999.8.19)

(31) 優先権主張番号 特願平10-233214

(32) 優先日 平成10年8月19日(1998.8.19)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 滝沢 昌弘

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74) 代理人 100076428

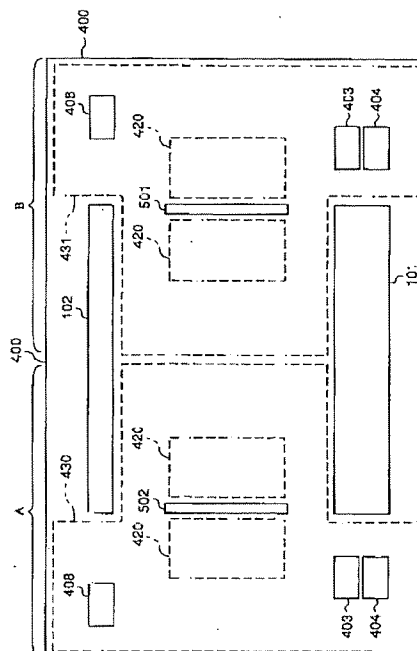
弁理士 大塚 康徳 (外2名)

(54) 【発明の名称】 インクジェット記録ヘッド及び記録装置

(57) 【要約】

【課題】 信号処理回路ブロックを分割して配置した時、配線を通す領域の確保が不可欠となる一方、ノイズの影響を受けやすくなる。また回路にアナログ素子が含まれていると、素子間で温度等のばらつきが大きくなり、素子の動作点が異なることによる相対誤差が発生する。

【解決手段】 同一半導体基板上で、少なくとも2以上のインク供給穴と、前記半導体基板の少なくとも一つのコーナー部に、前記インクを加熱するヒータを任意に選択するための信号処理回路と、構成を分割せずにその機能を実現する前記ヒータを任意に選択するための信号処理回路以外の信号処理回路とを主たる構成とすることで、信号線の引き回しを最低限度に抑え、誤動作のない記録ヘッドを実現した。



【特許請求の範囲】

【請求項1】 インクを吐出して記録を行なうインクジェット記録ヘッドであって、該記録ヘッド用の基板が、吐出されるインクを通過させるための複数のインク供給穴と、

前記インク供給穴の近傍に配され、前記インク供給穴から供給されるインクを加熱することでインクを吐出させる複数のヒータと、

前記基板の少なくとも一つのコーナー部に配され、前記ヒータを任意に選択駆動するための第1の信号処理回路と、

前記ヒータを任意に選択駆動する信号処理回路以外の第2の信号処理回路と、

を備えることを特徴とするインクジェット記録ヘッド。

【請求項2】 前記第2の信号処理回路は、前記第1の信号処理回路で挟まれた領域若しくは隣接した領域に配置した制御回路構成を有することを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項3】 前記第1の信号処理回路はシフトレジスタ回路とラッチ回路とで構成されることを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項4】 前記第1の信号処理回路はデコーダ回路を構成に含むことを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項5】 前記第1の信号処理回路はバッファ回路を構成に含むことを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項6】 前記第1の信号処理回路は、該回路の外側に接続端子または保護回路を配置した回路構成を有することを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項7】 前記第1の信号処理回路の外側には信号処理回路を配置しない構成をとることを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項8】 前記第2の信号処理回路は製造のばらつきを検知するための回路であることを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項9】 前記第2の信号処理回路は、記録ヘッドまたは記録装置の温度を予測あるいは検知するための回路であることを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項10】 前記第2の信号処理回路は、インクの種類あるいはインクの特性を予測あるいは検知するための回路であることを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項11】 前記第2の信号処理回路は、インクの残量を予測あるいは検知するための回路であることを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項12】 前記第2の信号処理回路は、記録ヘッドの交換時期の予測あるいは検知するための回路である

ことを特徴とする請求項1に記載のインクジェット記録ヘッド。

【請求項13】 請求項1に記載のインクジェット記録ヘッドと、

該記録ヘッドを搭載するキャリッジと、

を有することを特徴とする記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はインクジェット記録方式に従ってインクを吐出して記録媒体に記録を行う記録ヘッドであって、特に電気熱変換素子が複数ある記録ヘッドの半導体基板上の回路ブロックの配置に特徴を有するインクジェット記録ヘッド及び記録装置に関するものである。

【0002】

【従来の技術】従来のインクジェット方式に従う記録装置に搭載される記録ヘッドは、図4に示すような回路構成をしていた。このような記録ヘッドの電気熱変換素子（ヒータ）とその駆動回路は、例えば、特開平5-185594に示されているように半導体プロセス技術を用いて同一基板400上に形成されている。図4において401は熱エネルギーを発生するための電気熱変換素子（ヒータ）、402はヒータ401に所望の電流を供給するためのパワートランジスタ部、404は各ヒータ401に電流を供給し記録ヘッドのノズルからインクを吐出するか否かの画像データを一時的に格納するシフトレジスタ、405はシフトレジスタ404に設けられた転送クロック（CLK）入力端子、406はヒータ401をON/OFFさせる画像データをシリアルに入力する画像データ入力端子、403は各ヒータに対する画像データを各ブロックごとに記録保持するためのラッチ回路、407はラッチ回路403にラッチのタイミング信号（LT）を入力するラッチ信号入力端子、408はブロックを選択するためのブロック選択回路（3入力8出力のデコーダ）、409、410、411はブロック選択回路入力論理信号、409が最上位ビット、411が最下位ビット、419はブロック選択出力信号416とラッチ出力信号417を入力し論理積を出力する回路、413はヒータ401に電流を流すタイミングを決定するスイッチ、415はスイッチ413を制御するタイミングを入力するヒート信号入力端子（HEAT）、414はヒータに所定の電圧を印加し電流を供給するための電源ライン、412はヒータ401及びパワートランジスタ402を流れた電流が流れ込むGNDライン、420は401、402、412、414、413、419を含んだヒータ周辺回路ユニット、430は1種類のインクの吐出を制御するのに必要な前述の回路403、404、408、420全てを含んだユニットである。

【0003】図4のブロック選択回路408の入出力波形を図7に示す。409、410、411はブロック

選択入力信号、700～707はブロック選択出力信号である。710はタイミングを説明するための仮想的なタイミング信号で、ブロック選択出力信号700がHiになっている期間を0、ブロック選択出力信号701がHiになっている期間を1とし、以下順次7までの値をとる。

【0004】図8を用いて図4で示したシフトレジスタ回路404ならびにラッチ回路403の動作を説明する。図8は、タイミング信号710が0の期間のタイミング例を示したもので、タイミング信号710が1から7の場合も同様なタイミングで入力される。405はシフトレジスタの転送クロック（CLK）信号、406は画像データ入力信号、転送クロック入力端子405にはシフトレジスタ404に格納される画像データの1ブロック分のビット数の転送クロック（CLK）が入力される。シフトレジスタ404へのデータ転送が転送クロック（CLK）の立ち上がりのタイミングに同期して行われるものとする。各ヒータ401をON/OFFさせるための画像データ（DATA）は画像データ入力端子406から入力される。

【0005】ここで、シフトレジスタ404に格納される画像データをまとめて1画像ブロックと呼ぶこととする。ここでは1画像ブロック分のヒータ個数が8個の場合を例に挙げたが、実際は8個に限らずいくつでもかまわない。1画像ブロック分のヒータ401の数と同じだけ転送クロック（CLK）のパルスを入力して画像データ（DATA）をシフトレジスタ404に転送した後、ラッチ信号入力端子407にラッチ信号（LT）を与えて各ヒータに対応した画像データをラッチ回路403に保持する。

【0006】再び図4に戻って動作を説明する。ラッチ回路403の8本の出力417のうちどれか1本と、デコード408の8本の出力416のうちどれか1本が論理積回路419に入力され、論理積回路の2本の入力がどちらもHiの期間、スイッチ413にHiが入力され、スイッチ413を制御するためのヒート信号（HEAT）415がHiの期間、スイッチ413がONになる。ヒート信号（HEAT）415を加えてスイッチ413を適当な時間ONにすれば、スイッチ413がON状態となっているその長さに応じてパワートランジスタ402及びヒータ401に電源ライン414を通して電流が流れ、その電流は再びGNDライン412へ流れ込む。この時ヒータ401はインクを吐出するために必要な熱を発生し、画像データに見合ったインクが記録ヘッドのノズルから吐出される。

【0007】ここでラッチ回路とデコードで独立に制御できるヒータの個数は416と417の本数の掛け算になり、この例の場合最大8×8＝64個になる。

【0008】502は半導体基板の裏面からインクを供給するための異方性エッチングやサンドブラストなどで

作成したインク供給穴で、チップの中心付近に配置されている。このインク供給穴から供給されたインクが流路（不図示）によって基板400の各ヒータ401上に個別に供給され、各ヒータが駆動されることで各ヒータに対向した位置に配される吐出口（不図示）からインクは吐出される。

【0009】430は1つのインク供給口から供給される1種類のインクを吐出するに必要な回路を含んだユニットで、図中の420は、インク供給穴502をはさんで両側に配置されており、両側合計でこの例の場合64個ヒータを配置している。ブロック選択回路（デコーダ）408と、ラッチ回路403およびシフトレジスタ404はトランジスタ部420をはさんで、それぞれ異なる側に配置されている。トランジスタ部420に対して同じ側に配置した構成では、ラッチ回路403、シフトレジスタ404、デコード408の素子数が多いユニットを配置するには大きな面積が必要になること、ラッチ回路出力線と、デコード出力線が交差することなど、面積的、また信頼性上において困難である。また、入力端子405、406、407、409、410、411を基板の同一辺の領域に配置する必要があるため、基板サイズが大きくなると配置することができない。これらの理由により、通常は図4のような配置になる。

【0010】図3は図4で説明したような基板を用いたインクジェット記録ヘッドの斜視図であり、その要部を模式的に示したものをABCD面で切断して示した図である。図3を用いてインクの流れを説明する。

【0011】半導体基板400の表面上にオリフィスプレート300があり、オリフィスプレート中に前述のヒータ上にインクを流すための空間、つまりインク流路301が形成されている。半導体基板400の裏面に不図示のインクタンクがあり、この裏面からインク供給穴502を介してインク流路にインクが供給され、インク流路301によってヒータ401の上までインクが導かれる。ヒータに電流を流してヒータ上のインクに熱を与え、インクが沸騰してできた泡によってヒータに対向した位置に設けられた吐出口302から基板平面に対して鉛直方向にインク滴が吐出され、基板平面と平行に置かれた不図示の記録媒体、例えば紙ヘインク滴303が付着し印刷が行われる。

【0012】図5Aは本発明を成すにあたって考慮した非公知の背景技術を示すものであり、各ユニットの全体的な配置を示している。図5Bは図5AのA部を詳細に示す図、図5Cは図5AのB部を詳細に示す図である（以下「図5A、B、C」と記す）。

【0013】図5A、B、Cは、図4を単純に2つ並べて1チップにした場合の配置例である。

【0014】501はインク供給穴502から供給されるインクと異なるインクを裏面から導くためのインク供給穴、431は電気的には430と同じように1種類の

インクの吐出を制御するに必要な回路全てを含んだユニットであり、430と独立に、430と異なるインクの吐出または、非吐出を制御できる。

【0015】図5A、B、Cにかかる構成は、2色のインクを吐出するためのヒータの相対位置を半導体工程のフォトリソグラフィ精度で決定できるので、図4のユニットを2つ並べて実装する場合に比べて位置決め精度が良い。またチップをウエハから切断した際にカケ（チップング）が少なからず発生するため、切断面近傍の領域を素子を配置しない無効領域とする必要があり、図5A、B、Cの方が図4のユニットをそれぞれ独立に配し、2倍した場合よりも面積が小さくなるといった利点を持つ。

【0016】図6Aは本発明を成すにあたって考慮した非公知の他の背景技術を示すものであり、各ユニットの全体的な配置を示している。図6Bは図6AのA部を詳細に示す図、図6Cは図6AのB部を詳細に示す図である（以下「図6A、B、C」と記す）。

【0017】図6A、B、Cは、図5A、B、Cにヒータを選択するためのヒータ選択回路以外の、付加機能ユニット601、602、603、604、605、606を追加した回路の配置例である。回路ユニット601と602と603は配置空き領域の関係で一つの機能ユニットを3つに分割して配置した回路ユニットである。604と605と606も同様に一つの機能ユニットを3つに分割して配置した回路ユニットである。機能ユニットの一つの例としてはヒータの製造工程のばらつき、たとえば、ヒータ材の膜質、膜厚、フォトリソグラフィ、エッチングのばらつきに起因するヒータの抵抗値のばらつきを補正するための回路がある。

【0018】図6A、B、Cの、ヒータ抵抗値ばらつき補正回路は、ヒータの値を検知する回路801、検知した結果を記憶するメモリ802、メモリから読み出した値に応じてヒータに電流を流す時間を変化させてインクに与えるエネルギーを一定にするための補正回路803で構成される。801はヒータと同じ導電膜で作り込まれ、ヒータの抵抗値がばらついた時に同じように801の抵抗値もばらつく。801に接続された検知端子811に電流を流し、811の電圧を外部で読み取る。その811の電圧からヒータ抵抗値のばらつきを計算した結果をメモリ802にデータ端子812と、書き込み許可端子813を介して書き込む。802は電源を切っても記憶内容を保持する不揮発性メモリである。マルチプレクサ803でメモリ出力820、821、822、823の内容を基に815、816、817、818のうちから任意の一つを選択し、選択されたヒート信号（HEAT）830または831でスイッチ413を制御する。815、816、817、818はパルスの長さが異なっている。例えば、ヒータ抵抗値が小さいものはヒータに流れる電流が多いので、単位時間にヒータの発生

する電力が他のものに比べて大きく、ヒータの発熱量を補正するためにパルスの幅が短いヒート信号を選択し、ヒータ抵抗値が大きいものは逆にパルスの幅が長いヒート信号を選択し、どの製造ロットでもヒータの発熱量が一定となるように制御する。

【0019】

【発明が解決しようとする課題】しかしながら、上記の如き例では、電気熱変換素子のどれかを選択するヒータ選択回路以外の、前述した付加機能ユニットのような信号処理回路を配置しようとした場合、配置可能領域が分散されて存在し、前記信号処理回路ユニットをいくつかに分割して配置する必要がある、分割したユニット間を連絡するための配線を長く延ばして、信号を伝達する必要があるが生じ、分割せずに一つのユニットで配置した場合に比べて、配線を通すための領域が増加し、基板サイズが増大し、ひいてはコスト高になるといった第一の問題点があった。

【0020】また、インクジェットプリンタでは、確実なインク吐出を実現するために大電流をヒータ401に流す必要があり、その電流がGND412に流れ込み、大きなGNDラインノイズが生じるためにノイズに対して強い回路構成が求められている。前記信号処理回路ユニットをいくつかに分割して配置した時、ユニットを配置するための領域の制約により、アナログ信号や高速デジタル信号など、外乱に弱いクリティカルな信号線もユニットを超えて引き回す必要が生じる場合があり、電源線414やGND412などからスイッチングノイズが外乱に弱い信号線に誘導された場合、誤動作の原因となるという第二の問題点があった。

【0021】また前記信号処理回路ユニットにアナログ回路が含まれていた場合、前記信号処理回路ユニットをいくつかに分割することによりユニット内の素子間で温度の差や、製造上の素子特性のばらつきが大きくなり、相対精度が必要な素子の動作点が異なることによる特性上無視できないオフセットが発生し、前記信号処理回路ユニットの特性が低下するという第三の問題点があった。

【0022】

【課題を解決するための手段】本発明の第一の目的は、付加機能ユニットのような信号処理回路ユニットを分割して配置することによる無効領域をなくしてチップ基板サイズを縮小し、低コストな記録ヘッドを実現すること。第二の目的は外乱に弱い信号線の引き回しを最低限度に抑え、誤動作のない記録ヘッドを実現すること。第三の目的は、同一信号処理回路ユニット内の温度差、製造上の素子特性のばらつきを少なくし、特性の良い記録ヘッドを実現することにある。

【0023】上記目的を達成するために本発明にかかるインクジェット記録ヘッド及び記録装置は主として、以下のような構成をとることを特徴とする。

【0024】すなわち、インクを吐出して記録を行なうインクジェット記録ヘッドであって、該記録ヘッド用の基板が、吐出されるインクを通過させるための複数のインク供給穴と、前記インク供給穴の近傍に配され、前記インク供給穴から供給されるインクを加熱することでインクを吐出させる複数のヒータと、前記基板の少なくとも一つのコーナー部に配され、前記ヒータを任意に選択駆動するための第1の信号処理回路と、前記ヒータを任意に選択駆動する信号処理回路以外の第2の信号処理回路とを備える。

【0025】また、記録装置は上記のインクジェット記録ヘッドと、該記録ヘッドを搭載するキャリッジとを有する。

【0026】

【発明の実施の形態】以下添付図面を参照して本発明の好適な実施形態について詳細に説明する。

【0027】＜装置本体の概略説明＞図9は、本発明のインクジェット記録ヘッドを適用する代表的な実施の形態であるインクジェットプリンタIJRAの構成の概要を示す外観斜視図である。図9において、駆動モータ5013の正逆回転に連動して駆動力伝達ギア5009～5011を介して回転するリードスクリュウ5005の螺旋溝5004に対して係合するキャリッジHCはピン（不図示）を有し、ガイドレール5003に支持されて矢印a、b方向を往復移動する。キャリッジHCには、記録ヘッドIJHとインクタンクITとを内蔵した一体型インクジェットカートリッジIJCが搭載されている。

【0028】5002は紙押え板であり、キャリッジHCの移動方向に互って記録用紙Pをプラテン5000に対して押圧する。5007、5008はフォトカプラで、キャリッジのレバー5006のこの域での存在を確認して、モータ5013の回転方向切り換え等を行うためのホームポジション検知器である。5016は記録ヘッドIJHの前面をキャップするキャップ部材5022を支持する部材で、5015はこのキャップ内を吸引する吸引器で、キャップ内開口5023を介して記録ヘッドの吸引回復を行う。

【0029】5017はクリーニングブレードで、5019はこのブレードを前後方向に移動可能にする部材であり、本体支持板5018にこれらが支持されている。ブレードは、この形態でなく周知のクリーニングブレードが本例に適用できることは言うまでもない。又、5021は、吸引回復の吸引を開始するためのレバーで、キャリッジと係合するカム5020の移動に伴って移動し、駆動モータからの駆動力がクラッチ切り換え等の公知の伝達機構で移動制御される。

【0030】これらのキャッピング、クリーニング、吸引回復は、キャリッジがホームポジション側の領域に来た時にリードスクリュウ5005の作用によってそれら

の対応位置で所望の処理が行えるように構成されているが、周知のタイミングで所望の動作を行うようにすれば、本例にはいずれも適用できる。

【0031】＜制御構成の説明＞次に、上述した装置の記録制御を実行するための制御構成について説明する。

【0032】図10はインクジェットプリンタIJRAの制御回路の構成を示すブロック図である。制御回路を示す同図において、1700は記録信号を入力するインタフェース、1701はMPU、1702はMPU1701が実行する制御プログラムを格納するROM、1703は各種データ（上記記録信号やヘッドに供給される記録データ等）を保存しておくDRAMである。1704は記録ヘッド1708に対する記録データの供給制御を行うゲートアレイ（G. A.）であり、インタフェース1700、MPU1701、RAM1703間のデータ転送制御も行う。1710は記録ヘッド1708を搬送するためのキャリアモータ、1709は記録紙搬送のための搬送モータである。1705は記録ヘッドを駆動するヘッドドライバ、1706、1707はそれぞれ搬送モータ1709、キャリアモータ1710を駆動するためのモータドライバである。

【0033】上記制御構成の動作を説明すると、インタフェース1700に記録信号が入るとゲートアレイ1704とMPU1701との間で記録信号がプリント用の記録データに変換される。そして、モータドライバ1706、1707が駆動されると共に、ヘッドドライバ1705に送られた記録データに従って記録ヘッドが駆動され、記録が行われる。

【0034】以下、上記構成のインクジェットプリンタIJRAに搭載する記録ヘッドのいくつかの実施形態について説明する。

【0035】〔第1の実施形態〕図1Aは本発明の第1の実施形態を説明するインクジェット記録ヘッドを構成する基板上の制御用の回路構成の全体的なレイアウトを示す図であり、501、502はそれぞれインクを供給するための基板貫通穴であるインク供給穴を示している。図1Bは図1AのA部を詳細に示す図、図1Cは図1AのB部を詳細に示す図である（以下「図1A、B、C」と記す）。図1A、B、Cは2色のインクを吐出するための制御系を同一半導体基板400に半導体製造工程で1チップの基板として一体形成配置した場合であり、101および102は任意のヒータを選択するためのヒータ選択回路以外の2種類の信号処理回路ユニット（第2の信号処理回路）であり、どちらも一つの機能ユニットを一つの配置ユニットで実現している。分割していた配置ユニット又は、それぞれのインク供給穴に対応した回路ごとに設けられていたユニットを1つにまとめることで、効率的な回路構成が可能になる。

【0036】ブロック選択回路（デコーダー）408、シフトレジスタ404、ラッチ回路403を例に挙げて

先の図4を用いて説明したヒータ選択回路ユニット（第1の信号処理回路）を半導体基板400のコーナー部に配置し、ヒータ選択回路ユニットの外側、つまり、ヒータ選択回路ユニットと基板端部との間には他の信号処理回路が存在しないように構成されている。ヒータ選択回路ユニットで挟まれた空間（基板の中央付近）に、ヒータ選択回路ユニット以外の信号処理回路101、102、例えば、図5A、B、Cで説明したヒータ抵抗値ばらつき補正回路のユニットを2つのユニットに共通とし分割することなしに配置している。

【0037】この第一の実施形態に示したインクジェット記録ヘッドの基板上の回路配置では基板中にインクの供給穴を複数有するような回路配置が困難な基板であっても、回路配置の無効領域が少なくなることによりチップ（基板）サイズを縮小でき、低コストな記録ヘッドを実現することが実現できる。また、外乱に弱い信号線の引き回しを最低限度に抑え、誤動作のない記録ヘッドを実現できる。

【0038】また、上述の第2の信号処理回路ユニット内にこの信号処理回路を構成する素子を1まとめにして配置することにより、素子間距離を近くすることができ、素子の温度差、プロセスのばらつきが少なくなり、素子の動作点や、相対精度がブロック内で一致し、特性の良い記録ヘッドを実現できる。

【0039】ここで、記録品質と記録スピードとコストの関係を最適化するために、430と431のヒータ数が異なる構成とすることも可能である。また、インク供給穴501、502から供給されるインクが同一色である場合、430と431が同一色のインクを別々に制御することも本発明の意図をはずれないことは言うまでもない。

【0040】また、任意のヒータを選択するためヒータ選択回路ユニット以外の信号処理回路101、102は、先に説明したヒータの製造ばらつきを補正する回路の他にも、半導体基板上に温度センサを作り込み、チップの温度で変化する特性例えば、インクの粘性、パワートランジスタ402のON抵抗、ヒータ401の抵抗などを予測し、HEAT信号415のパルス幅や電源414の電圧を変化させ、吐出量を補正する回路、または、同じく温度センサを作り込み、過熱動作（熱暴走）時に強制停止する回路、または、インクの種類あるいはインクの特性を検知する回路、例えば、インクタンクに識別のための素子が付加されており、記録ヘッドと接続し、ヘッド、あるいはプリンタ本体がインクタンクの素子情報を読むことで、インク種あるいはインク特性に合わせたヒータ駆動を行う回路であってもよい。

【0041】また、インクの残量を検知する回路、例えば、インクは通常、水を溶媒として含み、電導体であるので、半導体基板上に2つの電極を設け、インク中に前記2つの電極を浸すことで、前記2電極間の抵抗値を検

知し、インク残量（インクの有無）を検知する回路、または、吐出回数を記憶し一定の回数に至った場合に記録ヘッドの交換を知らせるための信号を発生する回路など、多々考えられるが、ヒータを選択駆動するため、ヒータ選択回路ユニット以外の信号処理回路101、102の機能による本発明の効果はかわらない。

【0042】〔第2の実施形態〕図2Aは発明の本実施形態に係るインクジェット記録ヘッドを構成する基板上の回路構成の全体を示す図であり、3つのインク供給穴501、502、503を有する場合の基板を示している。図2Bは、図2AのA部を詳細に示す図、図2Cは図2AのB部を詳細に示す図、図2Cは図2AのC部を詳細に示す図である（以下「図2A、B、C、D」と記す。）。図2Dは、図2AのD部を詳細に示す図である。

【0043】図2A、B、C、Dを用いて3色のインクを吐出することが可能な駆動回路を同一半導体基板400上に一体配置した場合の実施形態を説明する。430、431、432は、それぞれ各インク供給穴501、502、503から供給される1種類のインクをヒータを任意に選択して駆動することで吐出するのに必要な回路を含んだ選択回路ユニットである。

【0044】201、202、203、204は、任意のヒータを選択するためのヒータ選択回路ユニット以外の信号処理回路であり、ヒータ選択回路ユニットに挟まれた領域に配置されている。半導体基板の両端側に位置する色のインクの吐出制御を行なうヒータ選択回路ユニットは、このヒータ選択回路ユニット以外の信号処理回路を配置するための領域を広く確保する目的で半導体基板のコーナー部に配置する。中央に位置するヒータ選択回路ユニットは、できるだけチップの中央に配置することが望ましいが、ヒータ選択回路ユニット以外の信号処理回路201、202、203、204の大きさに合わせて中央から偏らせて配置しても良い。

【0045】このような配置を実施することで、3色を1チップ（基板）に一体配置した場合でも無効領域が少なくなることによりチップサイズを縮小でき、低コストな記録ヘッドを実現することができる。また、外乱に弱い信号線の引き回しを最低限度に抑え、誤動作のない記録ヘッドを実現できる。また、同一信号処理回路ブロック内の素子間距離を近くすることで温度差、プロセスばらつきを少なくすることができ、素子の動作点がブロック内で一致し、特性の良い記録ヘッドを実現できる。

【0046】また、4色以上を1チップに一体配置した場合においても半導体基板の両端側に位置する色のインクの吐出制御を行なうヒータ選択回路ユニットを半導体基板のコーナー部に配置することで、同様の効果が得られる。

【0047】図11は、インクタンクとヘッドとが分離可能なインクカートリッジIJCの構成を示す外観斜視図である。インクカートリッジIJCは、図11に示す

ように、境界線Kの位置でインクタンクITと記録ヘッドIJHとが分離可能である。インクカートリッジIJCにはこれがキャリッジHCに搭載されたときには、キャリッジHC側から供給される電気信号を受け取るための電極（不図示）が設けられており、この電気信号によって、前述のように記録ヘッドIJHが駆動されてインクが吐出される。

【0048】なお、図11において、500はインク吐出口列である。また、インクタンクITにはインクを保持するために繊維質状もしくは多孔質状のインク吸収体が設けられており、そのインク吸収体によってインクが保持される。

【0049】なお、以上の実施形態において、記録ヘッドから吐出される液滴はインクであるとして説明し、さらにインクタンクに収容される液体はインクであるとして説明したが、その収容物はインクに限定されるものではない。例えば、記録画像の定着性や耐水性を高めたり、その画像品質を高めたりするために記録媒体に対して吐出される処理液のようなものがインクタンクに収容されていても良い。

【0050】以上の実施形態は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段（例えば電気熱変換体やレーザ光等）を備え、前記熱エネルギーによりインクの状態変化を生起させる方式を用いることにより記録の高密度化、高精細化が達成できる。

【0051】その代表的な構成や原理については、例えば、米国特許第4723129号明細書、同第4740796号明細書に開示されている基本的な原理を用いて行うものが好ましい。この方式はいわゆるオンデマンド型、コンティニュアス型のいずれにも適用可能であるが、特に、オンデマンド型の場合には、液体（インク）が保持されているシートや液路に対応して配置されている電気熱変換体に、記録情報に対応して膜沸騰を越える急速な温度上昇を与える少なくとも1つの駆動信号を印加することによって、電気熱変換体に熱エネルギーを発生せしめ、記録ヘッドの熱作用面に膜沸騰を生じさせて、結果的にこの駆動信号に1対1で対応した液体（インク）内の気泡を形成できるので有効である。この気泡の成長、収縮により吐出用開口を介して液体（インク）を吐出させて、少なくとも1つの滴を形成する。この駆動信号をパルス形状をすると、即時適切に気泡の成長収縮が行われるので、特に応答性に優れた液体（インク）の吐出が達成でき、より好ましい。

【0052】このパルス形状の駆動信号としては、米国特許第4463359号明細書、同第4345262号明細書に記載されているようなものが適している。なお、上記熱作用面の温度上昇率に関する発明の米国特許第4313124号明細書に記載されている条件を採用すると、さらに優れた記録を行うことができる。

【0053】加えて、上記の実施形態で説明した記録ヘッド自体に一体的にインクタンクが設けられたカートリッジタイプの記録ヘッドのみならず、装置本体に装着されることで、装置本体との電気的な接続や装置本体からのインクの供給が可能になる交換自在のチップタイプの記録ヘッドを用いてもよい。

【0054】また、以上説明した記録装置の構成に、記録ヘッドに対する回復手段、予備的な手段等を付加することは記録動作を一層安定にできるので好ましいものである。これらを具体的に挙げれば、記録ヘッドに対してのキャッピング手段、クリーニング手段、加圧あるいは吸引手段、電気熱変換体あるいはこれとは別の加熱素子あるいはこれらの組み合わせによる予備加熱手段などがある。また、記録とは別の吐出を行う予備吐出モードを備えることも安定した記録を行うために有効である。

【0055】さらに、記録装置の記録モードとしては黒色等の主流色のみの記録モードだけではなく、記録ヘッドを一体的に構成するか複数個の組み合わせによってでも良いが、異なる色の複色カラー、または混色によるフルカラーの少なくとも1つを備えた装置とすることもできる。

【0056】以上説明した実施の形態においては、インクが液体であることを前提として説明しているが、室温やそれ以下で固化するインクであっても、室温で軟化もしくは液化するものを用いても良く、あるいはインクジェット方式ではインク自体を30℃以上70℃以下の範囲内で温度調整を行ってインクの粘性を安定吐出範囲にあるように温度制御するものが一般的であるから、使用記録信号付与時にインクが液状をなすものであればよい。

【0057】加えて、積極的に熱エネルギーによる昇温をインクの固形状態から液体状態への状態変化のエネルギーとして使用せしめることで積極的に防止するため、またはインクの蒸発を防止するため、放置状態で固化し加熱によって液化するインクを用いても良い。いずれにしても熱エネルギーの記録信号に応じた付与によってインクが液化し、液状インクが吐出されるものや、記録媒体に到達する時点では既に固化し始めるもの等のような、熱エネルギーの付与によって初めて液化する性質のインクを使用する場合も本発明は適用可能である。本発明においては、上述した各インクに対して最も有効なものは、上述した膜沸騰方式を実行するものである。

【0058】さらに加えて、本発明に係る記録装置の形態としては、コンピュータ等の情報処理機器の画像出力端末として一体または別体に設けられるもの他、リーダ等と組み合わせた複写装置、さらには送受信機能を有するファクシミリ装置の形態を取るものであっても良い。

【0059】

【他の実施形態】なお、本発明は、複数の機器（例えば

ホストコンピュータ、インタフェイス機器、リーダー、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用してもよい。

【0060】

【発明の効果】以上説明したように、本発明によれば、ヒータを任意に選択する回路を半導体基板のコーナー部に配置することにより、任意のヒータを選択する回路以外の信号処理回路ブロックを分割して配置する必要をなくし、無効領域が少なくなることによりチップサイズを縮小でき、低コストな記録ヘッドを実現することができる。また、外乱に弱い信号線の引き回しを最低限度に抑え、誤動作のない記録ヘッドを実現できる。また、同一信号処理回路ブロック内の素子間距離を近くすることで温度差、プロセスばらつきを少なくすることができ、素子の動作点がブロック内で一致し、特性の良い記録ヘッドを実現できる。

【図面の簡単な説明】

【図1A】第一の実施形態に係る回路構成の全体を示すブロック図である。

【図1B】第一の実施形態に係る回路構成で、図1AのA部を詳細に示すブロック図である。

【図1C】第一の実施形態に係る回路構成で、図1AのB部を詳細に示すブロック図である。

【図2A】第二の実施形態に係る回路構成の全体を示すブロック図である。

【図2B】第二の実施形態に係る回路構成で、図2AのA部を詳細に示すブロック図である。

【図2C】第二の実施形態に係る回路構成で、図2AのB部を詳細に示すブロック図である。

【図2D】第二の実施形態に係る回路構成で、図2AのC部を詳細に示すブロック図である。

【図3】従来例の構成で1色1チップを示す図である。

【図4】従来例のブロック配置で1色1チップ構成を示す図である。

【図5A】非公知の背景技術のブロックの全体的な配置で、図4のような2つ並べて1チップにした場合の2色1チップの配置例を示す図である。

【図5B】非公知の背景技術のブロックの全体的な配置を示す図5Aで、A部を詳細に示すブロック図である。

【図5C】非公知の背景技術のブロックの全体的な配置

を示す図5Aで、B部を詳細に示すブロック図である。

【図6A】非公知の背景技術の第二の例を示すブロックの全体的な配置で、2色1チップの配置例を示す図である。

【図6B】非公知の背景技術の第二の例を示すブロックの全体的な配置を示す図6Aで、A部を詳細に示すブロック図である。

【図6C】非公知の背景技術の第二の例を示すブロックの全体的な配置を示す図6Aで、B部を詳細に示すブロック図である。

【図7】デコーダー部入出力信号のタイミング図である。

【図8】シフトレジスタ部、ラッチ部入出力部の信号タイミング図である。

【図9】本発明の代表的な実施形態であるインクジェットプリンタIJRAの構成の概要を示す外観斜視図である。

【図10】インクジェットプリンタIJRAの制御回路の構成を示すブロック図である。

【図11】インクタンクとヘッドとが分離可能なインカートリッジIJCの構成を示す外観斜視図である。

【符号の説明】

101 任意のヒータを選択するため以外の信号処理回路（非分割）

400 半導体基板

401 電気熱変換素子（ヒータ）

402 パワートランジスタ

403 ラッチ回路

404 シフトレジスタ回路

408 ブロックを選択するための選択回路（3入力8出力のデコーダー）

412 グラウンド（GND）

413 スイッチ

414 ヒータ電源

419 論理積回路

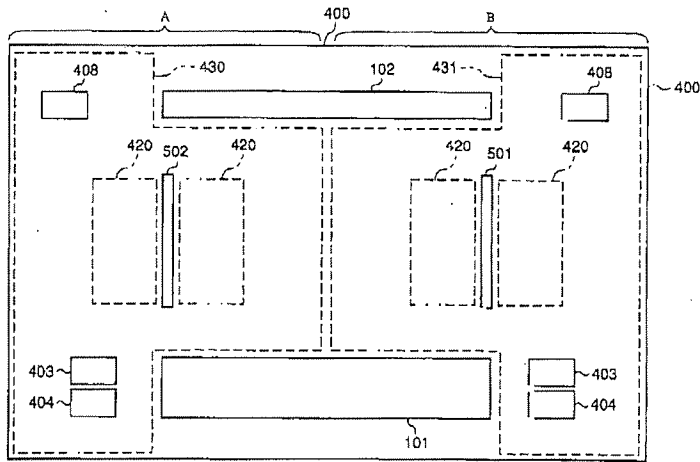
420 ヒータ周辺回路ブロック

430 1種類のインクを吐出するに必要な回路を含んだブロック

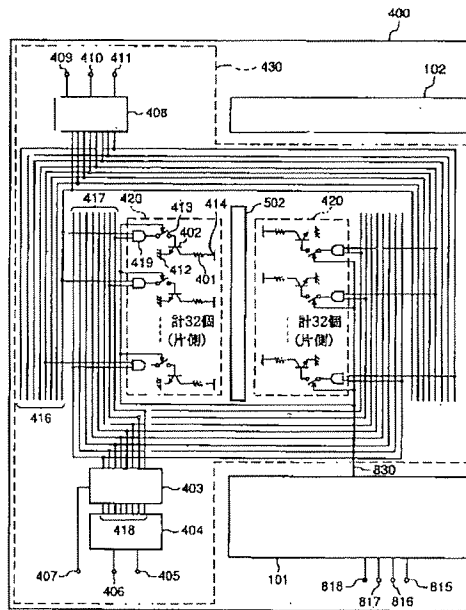
501 インク供給穴

601 任意のヒータを選択するため以外の信号処理回路（分割）

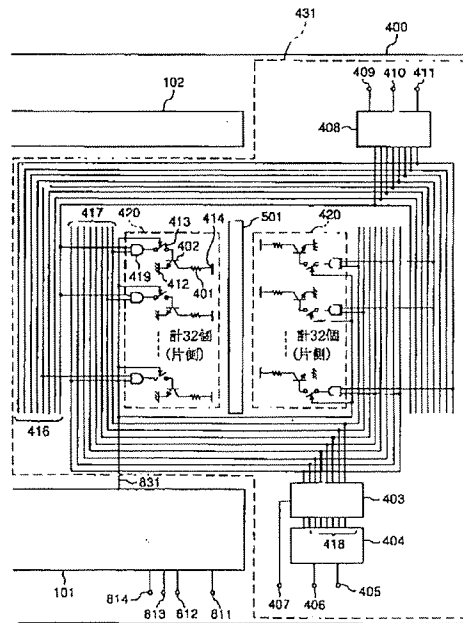
【図1A】



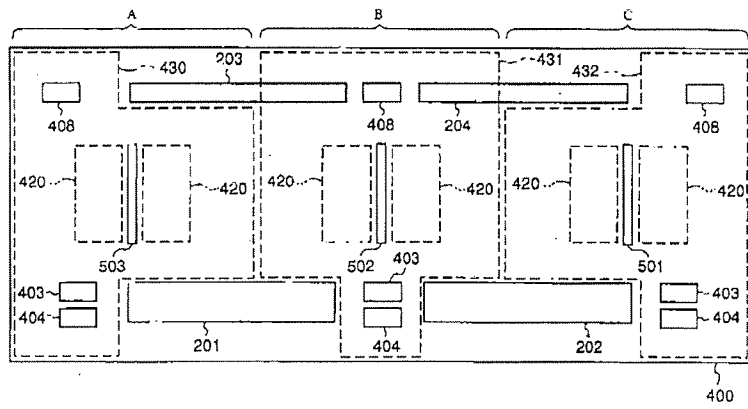
【図1B】



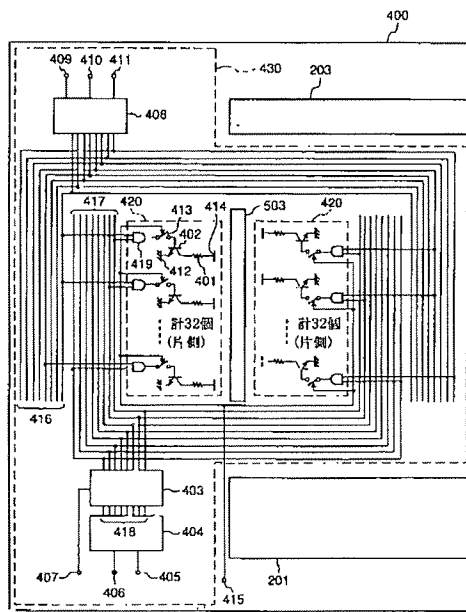
【図1C】



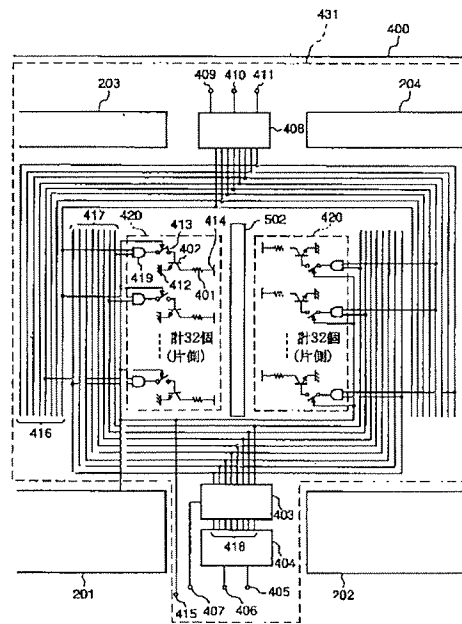
【図2A】



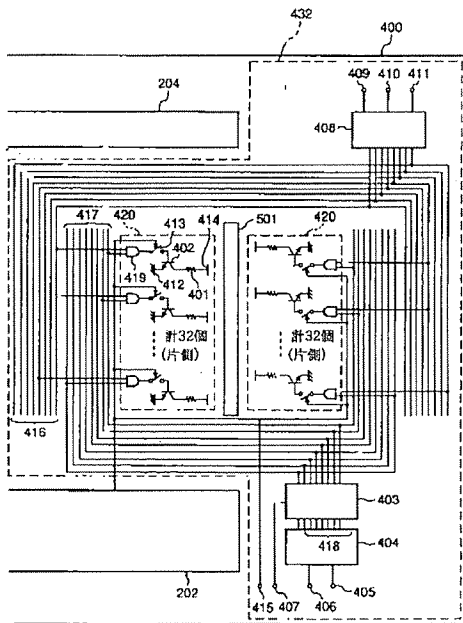
【図2B】



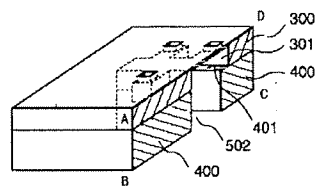
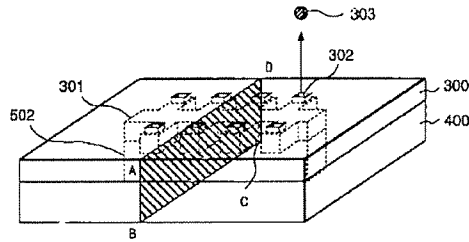
【図2C】



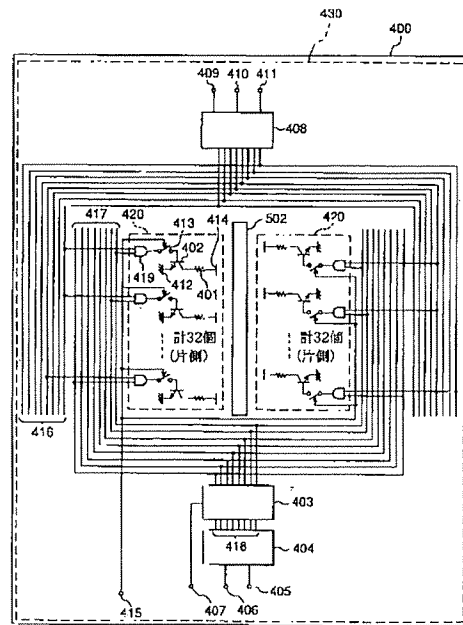
【図2D】



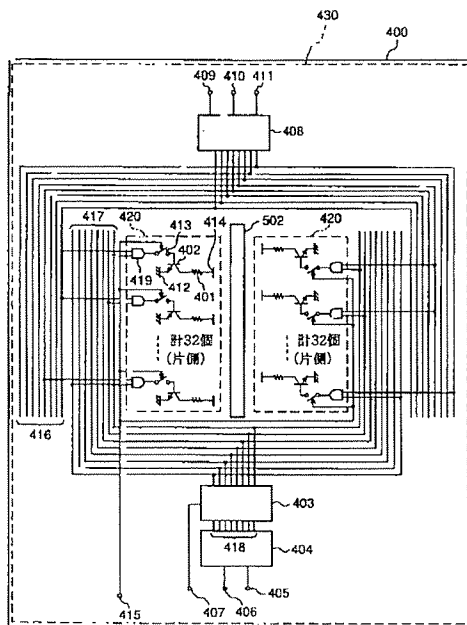
【図3】



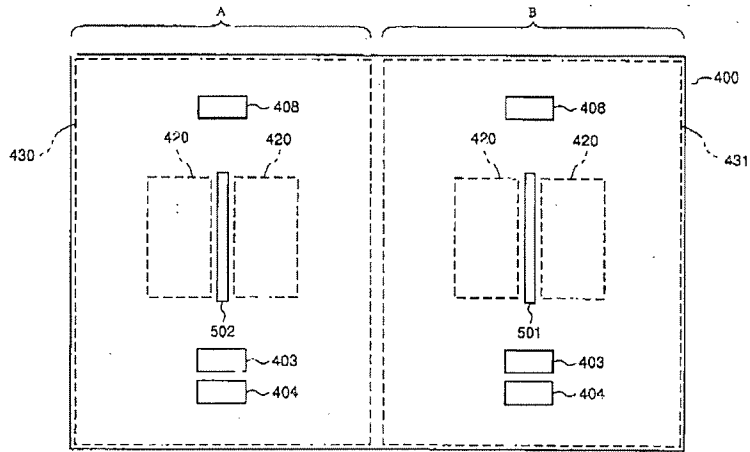
【図5B】



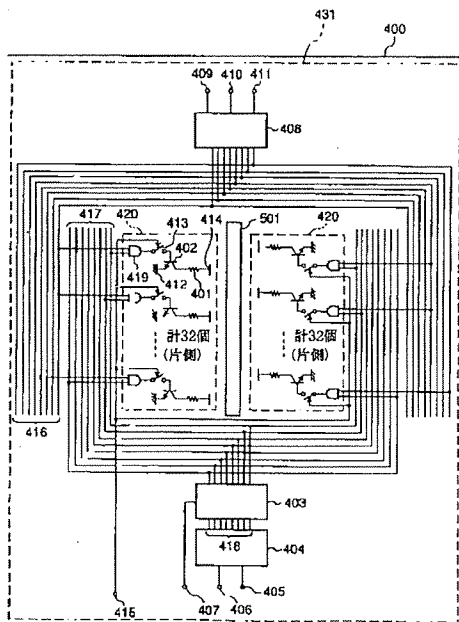
【図4】



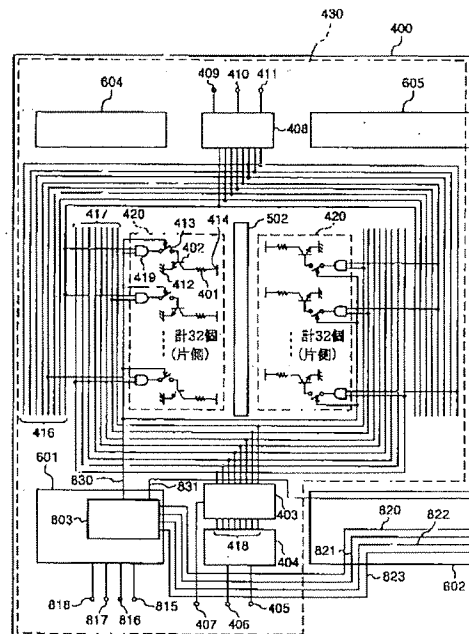
【図5A】



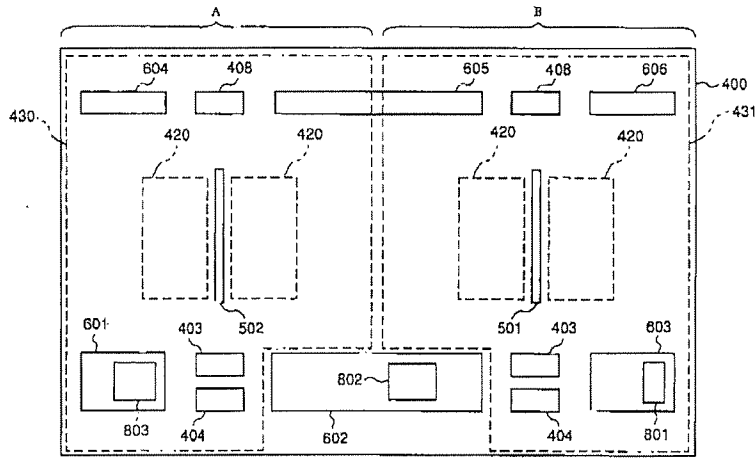
【図5C】



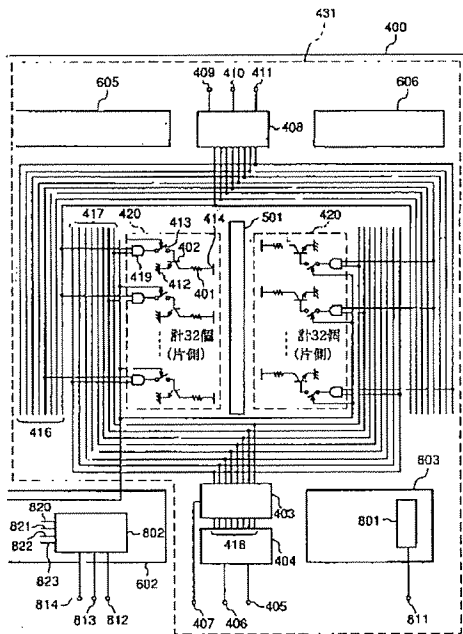
【図6B】



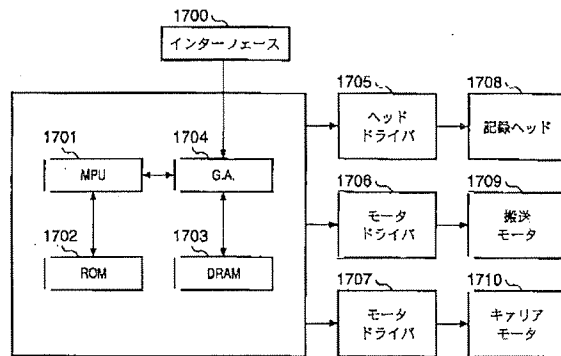
【図6A】



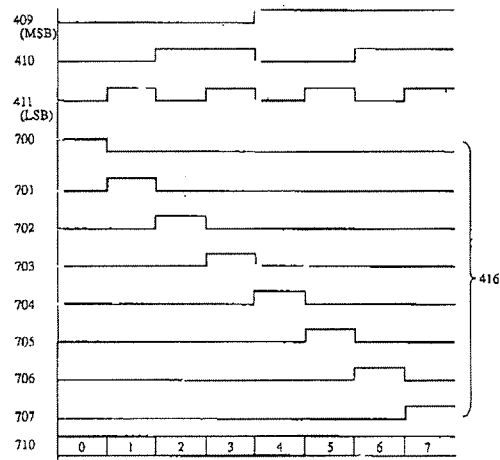
【図6C】



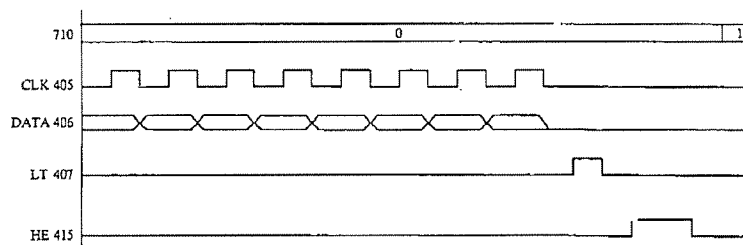
【図10】



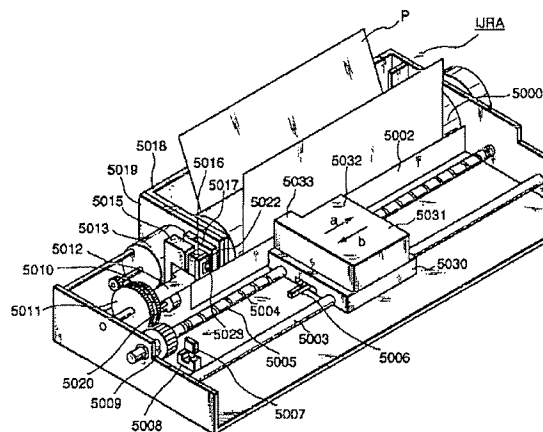
【図 7】



【図 8】



【図 9】



【図11】

